

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
22. März 2001 (22.03.2001)

PCT

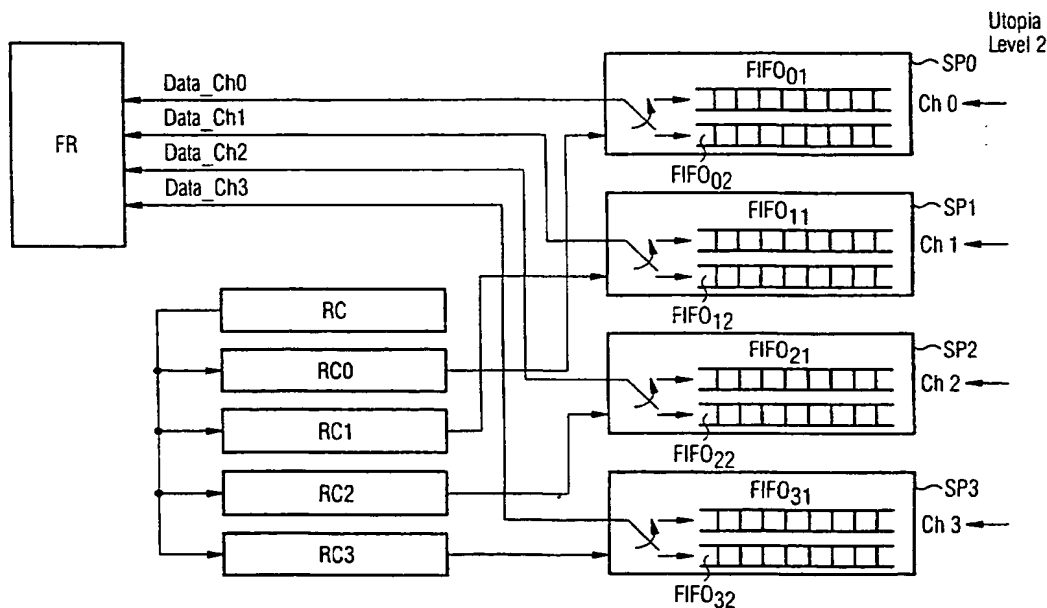
(10) Internationale Veröffentlichungsnummer  
**WO 01/20947 A1**

- (51) Internationale Patentklassifikation<sup>7</sup>: **H04Q 11/04** (72) Erfinder; und  
(75) Erfinder/Anmelder (nur für US): **MARIGGIS, Athanase**  
(21) Internationales Aktenzeichen: **PCT/DE00/02441** [GR/DE]; Schuckertstr. 1, D-81379 München (DE).  
(22) Internationales Anmeldedatum: **25. Juli 2000 (25.07.2000)** (74) Gemeinsamer Vertreter: **SIEMENS AKTIENGESELLSCHAFT**; Postfach 22 16 34, D-80506 München (DE).  
(25) Einreichungssprache: **Deutsch** (81) Bestimmungsstaaten (national): **CA, US.**  
(26) Veröffentlichungssprache: **Deutsch** (84) Bestimmungsstaaten (regional): **europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).**  
(30) Angaben zur Priorität: **199 44 490.0 16. September 1999 (16.09.1999) DE**  
(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE).** Veröffentlicht:  
— *Mit internationalem Recherchenbericht.*

[Fortsetzung auf der nächsten Seite]

(54) Title: **METHOD FOR MINIMISING ATM CELL MEMORIES**

(54) Bezeichnung: **VERFAHREN ZUM MINIMIEREN VON ATM-ZELLENSPEICHER**



(57) Abstract: According to prior art, ATM cells representing STM-1 data streams are converted into STM-4 signals via the utopia level 2 and in the non concatenated mode for the STM-4 interface for instance. 4 ATM cell memories are needed for each channel by virtue of the requirements of the interface. The aim of the invention is to reduce said number. ATM cells are taken from the ATM cell memories at staggered intervals. The number of the ATM cell memories can thus be divided in half without restrictions in the transmission process.

[Fortsetzung auf der nächsten Seite]

BEST AVAILABLE COPY



WO 01/20947 A1



*Zur Erklärung der Zweibuchstaben-Codes, und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

---

(57) **Zusammenfassung:** Beim Stand der Technik werden im Non Concatenated Mode z.B. für die STM-4 Schnittstelle ATM-Zellen als STM-1 Datenströme über die Utopia Level 2 Schnittstelle in STM-4 Signale umgesetzt. Hierzu werden für jeden Kanal 4 ATM-Zellenspeicher benötigt, die aufgrund der Vorgaben dieser Schnittstelle erforderlich sind. Um diese Anzahl zu reduzieren, werden die ATM-Zellen zeitlich versetzt den ATM-Zellenspeichern entnommen. Dadurch kann die Anzahl der ATM-Zellenspeicher halbiert werden, ohne daß Einschränkungen im Übertragungsvorgang hingenommen werden müssen.

## Beschreibung

Verfahren zum Minimieren von ATM-Zellenspeicher.

- 5 Die Erfindung betrifft ein Verfahren gemäß dem Oberbegriff von Patentanspruch 1.

Zeitgemäße Übertragungsverfahren werden in der Regel in Übertragungsverfahren unterteilt, die Informationen nach einem  
10 synchronen Transfermodus (STM) oder asynchronen Transfermodus (ATM) übertragen.

Der synchrone Transfermodus STM basiert auf der Übertragung von Informationen in SDH-Übertragungstechnik (Synchrone Digitale Hierarchie). Hierbei werden die zu Informationen in  
15 Übertragungsrahmen (Frame) übertragen. Diese sind in ein Steuerfeld (SOH, Section Overhead; POH, Path Overhead) und ein Containerfeld unterteilt. In ersterem werden die Verbindung betreffende Steuerinformationen übertragen, während in  
20 letzterem Nutzdaten (Payload) abgelegt sind. Als Nutzdaten können dabei auch ATM-Zellen, wie z. B. in Systemen ATM über SDH verwendet werden. Diese müssen dann zu Beginn des Übertragungsvorgangs in die Rahmenstruktur eingeordnet (downstream Richtung) und empfangsseitig wieder entnommen (upstream Richtung) werden. Als Steuerinformationen kommen beispielsweise Informationen bezüglich der Sicherheit der Übertragung, Bitfehler, Leitungsausfall, Taktgenauigkeit etc. in Betracht.

- 30 Das Steuerfeld weist zwei Unterbereiche SOH und POH auf. Der mit SOH bezeichnete Unterbereich weist Steuerinformationen bezüglich eines Übertragungsabschnittes (beispielsweise zwischen zwei Vermittlungseinrichtungen) auf, während in dem mit POH bezeichneten Unterbereich Steuerinformationen zwischen  
35 zwei Teilnehmern (end-to-end) übertragen werden.

Bei zeitgemäßen synchronen Übertragungssystemen werden STM-1 Schnittstellen verwendet. Eine STM-1 Schnittstelle wird physikalisch durch eine Verbindung zwischen zwei SDH-Vermittlungseinrichtungen repräsentiert. Die STM-1 Schnittstelle ist damit die Basis der SDH-Übertragung. Aus diesem Grunde sind die in der SDH-Vermittlungseinrichtung angeordneten SDH-Koppelfelder beim Stand der Technik momentan auf die Durchschaltung von STM-1 Signalen ausgelegt.

- 10 Zukünftig sollen aber Signale höherer Ordnung wie STM-N ( $N > 1$ ) Signale durchschaltbar sein. Da dies gegenwärtig nicht der Fall ist, ergeben sich Durchschalteprobleme bei den bislang verwendeten SDH-Koppelfeldern. Eine beim Stand der Technik bekannte Methode, diese Probleme zu umgehen ist der Virtual
- 15 Concatenated Mode. Dabei handelt es sich um eine standardisierte Methode, mit der beispielsweise ein STM-4 Datenstrom auf 4 STM-1 Datenströme aufgespalten wird. Während der Übertragung werden damit 4 STM-1 Datenströme dem empfangenden Switch zugeführt, durchgeschaltet und anschließend wieder zu
- 20 einem STM-4 Datenstrom zusammengesetzt. Hierzu müssen aber die in Kanälen übertragenen STM-1 Datenströme eine gemeinsame Bezugsgröße aufweisen, damit eine spätere Zusammensetzung wieder erfolgen kann.
- 25 Im Gegensatz dazu ist der Non Concatenated Mode zu sehen. Hier werden die betreffenden Signale wie z. B. STM-1 Datenströme in voneinander unabhängigen Kanälen übertragen.

- Die Standardschnittstelle für die Übergabe von ATM-Zellen im
- 30 Non Concatenated Mode ist die Utopia Level 2 Schnittstelle. Von dieser Schnittstelle werden ATM-Zellen entgegengenommen und nach Maßgabe der zugewiesenen Kanalnummer in kanalspezifische Speicher eingeschrieben. In einem ersten Schritt wird hierbei ermittelt, ob der in Frage kommende kanalspezifische
- 35 Speicher frei ist. Erst wenn diese der Fall ist, wird eine ATM-Zelle eingeschrieben.

Die in die kanalspezifischen Speicher abgelegten ATM-Zellen werden nun im folgenden von einer Framereinrichtung entgegengenommen und in eine SDH-Rahmenstruktur eingefügt. Die ATM-Zellen werden somit mit einer vorgegebenen Geschwindigkeit in kanalspezifische Speicher eingeschrieben und diesen mit einer davon abweichenden Geschwindigkeit wieder entnommen. Zwar ist die durch die Utopia Level 2 Schnittstelle vorgegebene Einschreibgeschwindigkeit höher (durchschnittlich ca. 4 mal) als die durch die Framereinrichtung vorgegebene Auslesegeschwindigkeit. Hierbei ist allerdings zu berücksichtigen, daß der Einschreibeprozess durch Entgegennahme eines SOH-Feldes gestoppt wird. Damit ist eine Erhöhung der Auslesegeschwindigkeit der Framereinrichtung zwingend erforderlich. In diesem Fall kann der Fall auftreten, daß die Utopia Level 2 Schnittstelle nicht mehr in der Lage ist, die die FIFO-Zellenspeicher eines jeden kanalspezifischen Speichers entsprechend zu füllen. Als Konsequenz werden Leerzellen in die Rahmenstruktur eingefügt, was unter Dynamikgesichtspunkten zu vermeiden ist, weil damit eine Vollast nicht erreichbar ist.

Beim Stand der Technik hat sich zur Lösung dieses Problems eine Struktur herauskristallisiert, in der insgesamt 4 FIFO-Zellenspeicher pro kanalspezifischem Speicher verwendet werden. Dabei gilt es zu berücksichtigen, daß weder die Framereinrichtung noch die Utopia Level 2 Schnittstelle gleichzeitig auf denselben FIFO-Zellenspeicher zugreifen können. Zu Beginn sind alle FIFO-Zellenspeicher mit ATM-Zellen gefüllt. In einem ersten Schritt werden nun von der Framereinrichtung die ATM-Zellen jeweils eines der 4 FIFO-Zellenspeicher aller kanalspezifischen Speicher gleichzeitig ausgelesen. Dadurch wird die Utopia Level 2 Schnittstelle indirekt derart angesteuert, daß sie die nun geleerten FIFO-Zellenspeicher wieder mit ATM-Zellen auffüllt. Die Framereinrichtung liest nun zyklisch die weiteren FIFO-Zellenspeicher aus. Da insgesamt 4 FIFO-Zellenspeicher pro kanalspezifischem Speicher vorgesehen sind, ist dafür Sorge getragen, daß stets einer der 4 FIFO-

Zellenspeicher pro kanalspezifischem Speicher voll ist. Die STM-4 Schnittstelle arbeitet dann unter Vollast. Die 4 FIFO-Zellenspeicher pro kanalspezifischem Speicher mitteln die Pausen zwischen den unterschiedlichen Frequenzen beim Schreib- und Lesevorgang aus.

Problematisch hieran ist, daß bei Schnittstellen höherer Ordnung (z.B. STM-4, STM-16 etc.) die Vielzahl der FIFO-Zellenspeicher drastisch ansteigt. Damit ergeben sich aber nicht nur Probleme mit der Komplexität des gesamten Übertragungssystems (z.B. erhöhte Fehleranfälligkeit), sondern auch mit einer erhöhten Leistungsaufnahme der Bausteine in den Schnittstellen und einer damit verbundenen Erwärmung. Weiterhin ist damit ein erhöhter Kostenaufwand (zusätzliche Silizium Kosten) verbunden.

Der Erfindung liegt die Aufgabe zugrunde, einen Weg aufzuzeigen, wie für das Non Concatenated Mode die Anzahl der Zellenspeicher verringert werden kann.

Die Erfindung wird ausgehend durch die im Oberbegriff von Patentanspruch 1 angegebenen Merkmale durch die im kennzeichnenden Teil beanspruchten Merkmale gelöst.

Vorteilhaft an der Erfindung ist insbesondere, daß die räumliche Anordnung der FIFO-Zellenspeicher des Standes der Technik quasi in eine zeitliche Anordnung umgewandelt wird. Dies bedeutet, daß auch hier die Definition der Utopia Level 2 Schnittstelle berücksichtigt wird, indem sichergestellt ist, daß falls die Leseeinrichtung auf einen ATM-Zellenspeicher zugreift, stets eine ATM-Zelle darin abgelegt ist und damit keine Leerzellen in den SDH-Übertragungsrahmen eingefügt werden müssen. Dies wird dadurch erreicht, daß die in den ATM-Zellenspeicher abgelegten ATM-Zellen in einem zeitlich verschachtelten Ausleseprozeß diesen entnommen werden.

Vorteilhafte Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

Die Erfindung wird im folgenden anhand eines Ausführungsbeispiels näher erläutert.

5

Es zeigen:

Fig 1 die Anordnung der erfindungsgemäßen Schaltungsanordnung in einem Kommunikationssystem

10 Fig 2 die erfindungsgemäße Schaltungsanordnung

Fig 3 die Verhältnisse auf den Datenleitungen Data\_Ch0... Data\_Ch3.

In Fig. 1 ist die Anordnung der erfindungsgemäßen Schaltungsanordnung in einem Kommunikationssystem KS aufgezeigt. Demgemäß ist als zentraler Bestandteil des Kommunikationssystems KS ein Koppelfeld SN offenbart, das der Durchschaltung der ATM-Zellen dienlich ist. Ferner sind ATM-Porteinrichtungen P und Einrichtungen SDH aufgezeigt, zwischen denen die Utopia Level 2 Schnittstelle angeordnet ist. Diese ist zugleich Teil beider Einrichtungen. In der Einrichtung SDH ist nun die erfindungsgemäße Schaltungsanordnung eingebunden. Als Teil der Einrichtung SDH sind - hier nicht näher aufgezeigte Framereinrichtungen - anzusehen, die die ATM-Zellen in SDH Übertragungsrahmen einbinden. Die erfindungsgemäße Schaltungsanordnung befindet sich in Downstream-Richtung.

In Fig. 2 ist die erfindungsgemäße Schaltungsanordnung im Detail aufgezeigt. Demgemäß sind kanalspezifische Speicher SP0..SP3 offenbart, die jeweils 2 FIFO-Zellenspeichern  $FIFO_{xy}$ ,  $FIFO_{xz}$  aufweisen. Ein FIFO-Zellenspeicher kann genau eine ATM-Zelle aufnehmen. 2 FIFO-Zellenspeicher sind insofern erforderlich, da Schreib/-Lesevorgänge nicht gleichzeitig in einem ATM-Zellenspeicher vorgenommen werden können. Während somit eine ATM-Zelle aus einem der ATM-Zellenspeicher entnommen wird, kann somit eine weitere ATM-Zelle in den verbleibenden ATM-Zellenspeicher eingeschrieben werden.

Gemäß Fig. 2 weist somit der kanalspezifische Speicher SP0 die beiden FIFO-Zellenspeichern FIFO<sub>01</sub>, FIFO<sub>02</sub>, der kanalspezifische Speicher SP1 die beiden FIFO-Zellenspeicher FIFO<sub>11</sub>, FIFO<sub>12</sub> etc. auf. Die kanalspezifischen Speicher SP0...SP3 stehen in Wirkverbindung mit der Utopia Level 2 Schnittstelle. Von dieser werden die ATM-Zellen vom ATM Port P entgegengenommen und nach Maßgabe des Kanals Ch0...Ch3 in eine der beiden FIFO-Zellenspeicher FIFO<sub>xy</sub>, FIFO<sub>xz</sub> des betreffenden kanalspezifischen Speichers SP0...SP3 eingeschrieben. Dem Kanal Ch0 ist somit der kanalspezifische Speicher SP0, dem Kanal Ch1 der kanalspezifische Speicher SP1 etc. zugeordnet. Die Utopia Level 2 Schnittstelle muß jederzeit dafür Sorge tragen, daß die ATM-Zellenspeicher mit ATM-Zellen gefüllt sind. Dies hat seinen Grund darin, da andernfalls von der Framereinrichtung Leerzellen in den SDH-Rahmen eingebunden werden. Die ATM-Zellen werden mit einer von der Utopia Level 2 Schnittstelle vorgegebenen Geschwindigkeit in die kanalspezifischen Speicher eingeschrieben.

Weiterhin ist Fig. 2 eine Framereinrichtung FR entnehmbar. Von dieser werden die ATM-Zellen einer der beiden FIFO-Zellenspeicher FIFO<sub>xy</sub>, FIFO<sub>xz</sub> des betreffenden kanalspezifischen Speichers SP0...SP3 entnommen und in SDH Übertragungsrahmen eingebunden. Die Auslesevorgänge werden von einem Lesezähler RC unterstützt, der über Einrichtungen RC0...RC3 die zeitliche Abfolge der Auslesevorgänge steuert. Die ATM-Zellen werden mit einer von der Einschreibgeschwindigkeit abweichenden Geschwindigkeit, die von der Framereinrichtung FR vorgegeben wird, den betreffenden kanalspezifischen Speichern SP0...SP3 wieder entnommen.

Um eine möglichst effiziente Übertragung anzustreben, muß die Utopia Level 2 Schnittstelle die kanalspezifischen Speicher SP0...SP3 derart mit ATM-Zellen zu füllen bzw. die Framereinrichtung FR im Gegenzug die ATM-Zellen derart auslesen, daß die Verweildauer der ATM-Zellen in den FIFO-Zellenspei-



chern  $FIFO_{xy}$ ,  $FIFO_{xz}$  möglichst gering ist. Hierzu sind die Schreib/-Lesevorgänge in entsprechender Weise aufeinander abzustimmen.

- 5 Der Schreib/-Lesevorgang wird hierzu ausgehend von einem Ausgangszustand gestartet. In diesem Zustand sollen alle FIFO-Zellenspeicher  $FIFO_{xy}$ ,  $FIFO_{xz}$  mit ATM-Zellen gefüllt sein. Die Utopia Level 2 Schnittstelle schreibt somit keine ATM-Zellen in die kanalspezifischen Speicher  $SP0...SP3$  ein. Von der
- 10 Framereinrichtung FR wird zunächst eine ATM-Zelle byteweise aus dem ATM-Zellenspeicher  $FIFO_{01}$  des kanalspezifischen Speichers  $SP0$  ausgelesen. Maßgebend hierzu ist der Zählerstand der Zähleinrichtung RC0. Dieser ergibt sich durch die Beaufschlagung der Zähleinrichtung RC mit einem Offset. In vor-
- 15 liegendem Fall beträgt dieser 0 Bytes.

Der Zählerstand der Zähleinrichtung RC1 gibt nun vor, wann die in dem ATM-Zellenspeicher  $FIFO_{11}$  des kanalspezifischen Speichers  $SP1$  gespeicherte ATM-Zelle auszulesen ist. Der Zähler-

20 stand ergibt sich durch die Beaufschlagung der Zähleinrichtung RC mit einem weiteren Offset. In vorliegendem Fall beträgt dieser 13 Bytes. Dies bedeutet, daß erst dann, wenn 13 Bytes der ATM-Zelle des ATM-Zellenspeichers  $FIFO_{01}$  ausgelesen sind, das Auslesen der im Zellenspeicher  $FIFO_{11}$  gespeicherten ATM-Zelle gestartet wird. Die Offsets der Zähl-

25 einrichtungen RC2 und RC3 betragen 26 und 39 Bytes. Das Auslesen erfolgt zyklisch. Während der Auslesevorgänge können von der Utopia Level 2 Schnittstelle weitere ATM-Zellen in die ATM-Zellenspeicher geschrieben werden. Kriterium hierfür

30 ist allerdings, daß der betreffende ATM-Zellenspeicher leer ist. Durch dieses Verfahren entleeren sich nicht 4 Zellenspeicher gleichzeitig wie beim Stand der Technik, sondern die Zellenspeicher entleeren sich sequentiell (siehe Fig. 3). Dadurch werden lediglich 2 ATM-Zellenspeicher pro kanalspezi-

35 fischem Speicher benötigt.

In Fig. 3 sind die den kanalspezifischen Speichern SP0...SP3 nachgeschalteten Verhältnisse auf den Datenleitungen Data\_Ch0...Data\_Ch3 aufgezeigt. Die ATM-Zellen sind durch Header H und Payload P angedeutet. Die zeitliche Versetzung der Übertragung ist hier klar ersichtlich.

Im Ausführungsbeispiel wurde die Minimierung der ATM-Zellenspeicher angesprochen. Die Erfindung ist jedoch nicht auf ATM-Zellen und ATM-Zellenspeicher beschränkt. Vielmehr können auch Pakete allgemeiner Art wie beispielsweise IP-Pakete Paketspeichern nach dem erfindungsgemäßen Verfahren entnommen werden. Als folge hiervon können dann die Paketspeicher in gleicher Weise wie die ATM-Zellenspeicher des Ausführungsbeispiels minimiert werden.

## Patentansprüche

1. Verfahren zum Minimieren von Paketspeicher, mit einer Mehrzahl von kanalspezifischen Paketspeichern (FIFO<sub>xy</sub>, FIFO<sub>xz</sub>),  
5 von denen jeweils einer der Aufnahme eines Datenpaketes dienlich ist, wobei die Datenpakete von einer Schreibeinrichtung (Utopia Level 2) in einen kanalspezifischen Paketspeicher eingelesen und von einer Leseeinrichtung (FR) diesem wieder entnommen werden,  
10 dadurch gekennzeichnet,  
daß die in der Mehrzahl der kanalspezifischen Paketspeicher (FIFO<sub>xy</sub>, FIFO<sub>xz</sub>) gespeicherten Datenpakete zyklisch unter Steuerung der Leseeinrichtung (FR) nach Maßgabe des Standes einer Mehrzahl von Zähleinrichtungen (RC0...RCn) ausgelesen  
15 werden.
2. Verfahren nach Anspruch 1,  
dadurch gekennzeichnet,  
daß die Mehrzahl von Zähleinrichtungen (RC0..RCn) derart ausgebildet ist, daß eine jede dieser Zähleinrichtungen jeweils  
20 einem der kanalspezifischen Paketspeicher (FIFO<sub>xy</sub>, FIFO<sub>xz</sub>) zugeordnet ist.
3. Verfahren nach Anspruch 1, 2,  
25 dadurch gekennzeichnet,  
daß der Stand zweier Zähleinrichtungen (RC0...RCn) sich im wesentlichen um einen Faktor unterscheidet, der sich aus der Division der Anzahl der Bytes eines Datenpaketes (z.B. 53) und der Anzahl der Kanäle unterscheidet.  
30
4. Verfahren nach Anspruch 1 bis 3,  
dadurch gekennzeichnet,  
daß die Datenpakete als ATM-Zellen und die Paketspeicher als ATM-Zellenspeicher (FIFO<sub>xy</sub>, FIFO<sub>xz</sub>) ausgebildet sind.  
35

10

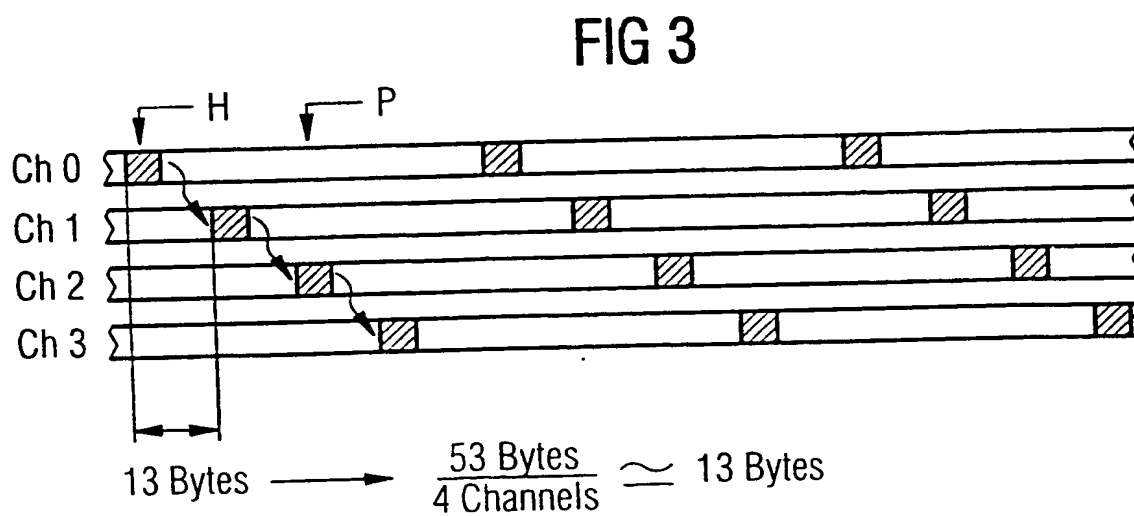
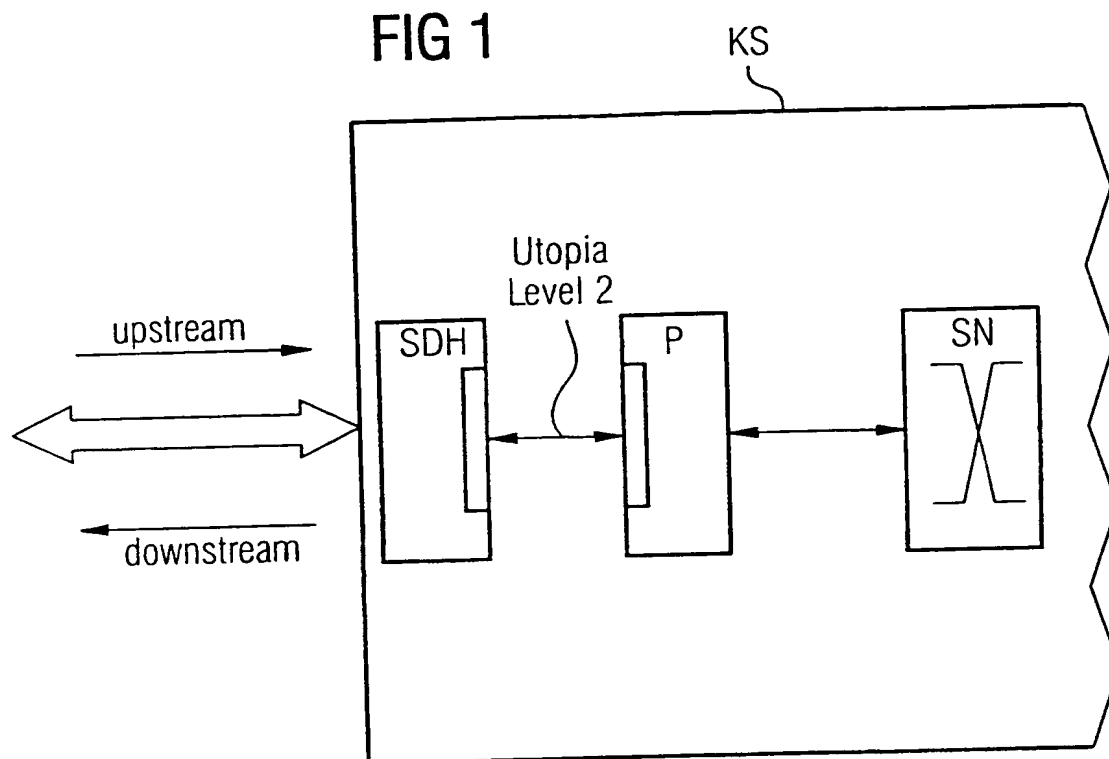
5. Verfahren nach Anspruch 1 bis 4,  
dadurch gekennzeichnet,  
daß die Schreibeinrichtung als Utopia Level 2 Schnittstelle  
ausgebildet ist.

5

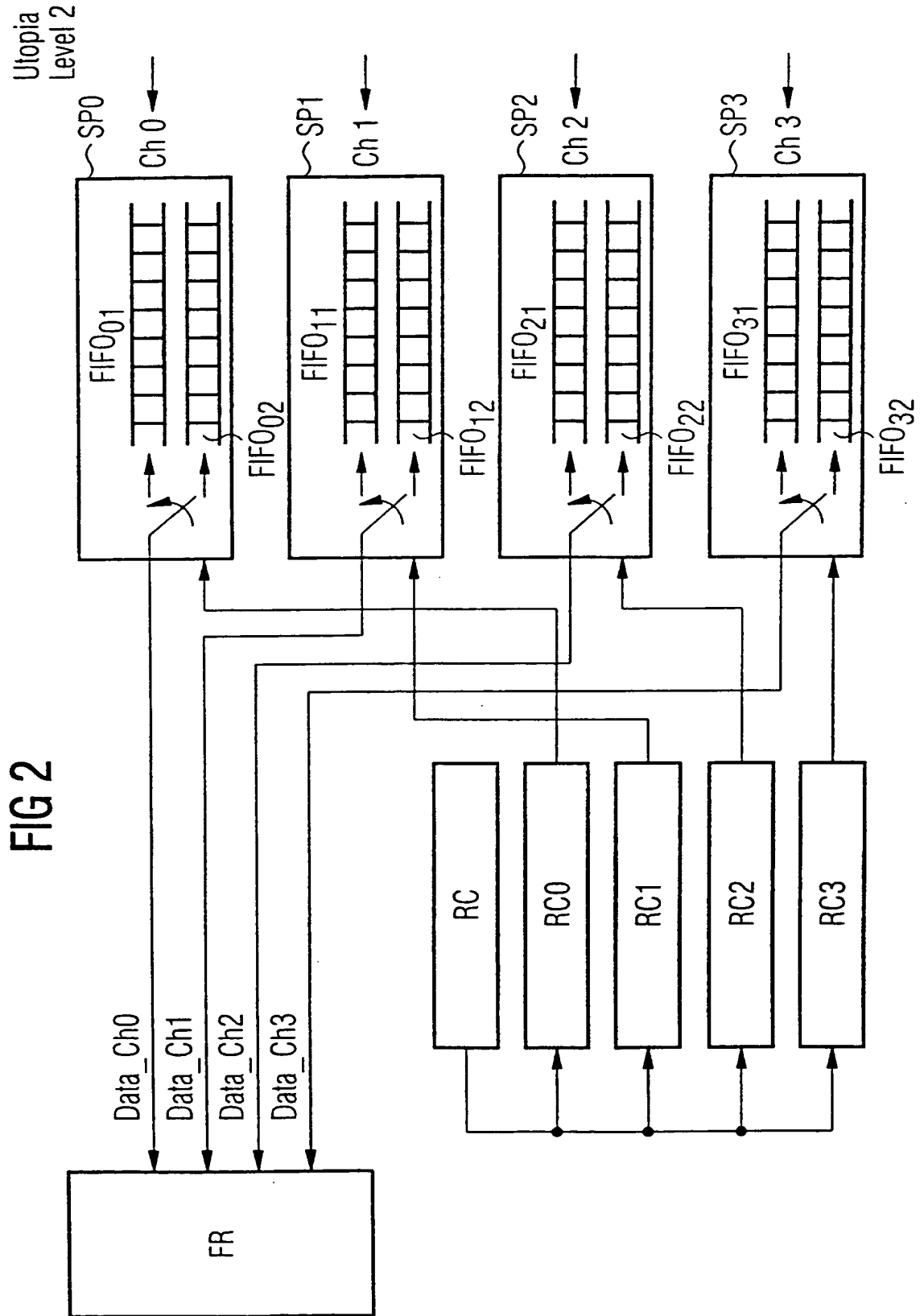
6. Verfahren nach Anspruch 1 bis 4,  
dadurch gekennzeichnet,  
daß die Leseeinrichtung als Framereinrichtung (FR) ausgebil-  
det ist, die ATM-Zellen in einen SDH-Übertragungsrahmen ein-  
fügt.

10

1/2



This Page Blank (uspto)



**This Page Blank (uspto)**



# INTERNATIONAL SEARCH REPORT

Interr. Application No

PCT/EP 00/02441

**A. CLASSIFICATION OF SUBJECT MATTER**  
IPC 7 H04Q11/04

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
IPC 7 H04Q H04J

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	US 5 941 952 A (CHEUNG WING ET AL) 24 August 1999 (1999-08-24) column 1, line 50 - line 55 column 6, line 12 - line 16 column 6, line 49 - line 51 column 10, line 63 - line 65 column 13, line 16 - line 37 column 21, line 18 - line 52 column 24, line 11 - line 16 column 24, line 42 - line 63 column 25, line 48 - line 53 figures 1,16A,16B,20A ----- -/--	1  2-6

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

\* Special categories of cited documents :

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

\*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

\*X\* document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

\*Y\* document of particular relevance: the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

\*Z\* document member of the same patent family

Date of the actual completion of the international search

24 November 2000

Date of mailing of the international search report

04/12/2000

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040. Tx. 31 651 epo nl.  
Fax: (+31-70) 340-3016

Authorized officer

Lamadie, S

# INTERNATIONAL SEARCH REPORT

International Application No.

PCT/DE 00/02441

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>SEZER S ET AL: "BUFFER ARCHITECTURES FOR PREDICTABLE QUALITY OF SERVICE AT THE ATM LAYER"</p> <p>IEEE GLOBAL TELECOMMUNICATIONS CONFERENCE, US, NEW YORK, NY: IEEE, 1998, pages 1242-1248, XP000825940</p> <p>ISBN: 0-7803-4985-7</p> <p>page 1244, paragraph 3.1.2</p> <p>page 1245, paragraph 4.2</p> <p style="text-align: center;">---</p>	1-6
A	<p>ZHOU P ET AL: "DESIGN OF PER-VC QUEUEING ATM SWITCHES"</p> <p>ATLANTA, GA, JUNE 7 - 11, 1998, NEW YORK, NY: IEEE, US,</p> <p>vol. CONF. 5, 7 June 1998 (1998-06-07), pages 304-308, XP000898720</p> <p>ISBN: 0-7803-4789-7</p> <p>page 305, column 2, line 1 -page 306, column 1, line 15</p> <p style="text-align: center;">-----</p>	1-6

# INTERNATIONAL SEARCH REPORT

informa patent family members

Inter. Application No

PCT/00/02441

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5941952 A	24-08-1999	NONE	

This Page Blank (uspio)

# INTERNATIONALER RECHERCHENBERICHT

Intern. Aktenzeichen

PCT/00/02441

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES  
IPK 7 H04Q11/04

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 H04Q H04J

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal

## C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X A	US 5 941 952 A (CHEUNG WING ET AL) 24. August 1999 (1999-08-24) Spalte 1, Zeile 50 - Zeile 55 Spalte 6, Zeile 12 - Zeile 16 Spalte 6, Zeile 49 - Zeile 51 Spalte 10, Zeile 63 - Zeile 65 Spalte 13, Zeile 16 - Zeile 37 Spalte 21, Zeile 18 - Zeile 52 Spalte 24, Zeile 11 - Zeile 16 Spalte 24, Zeile 42 - Zeile 63 Spalte 25, Zeile 48 - Zeile 53 Abbildungen 1,16A,16B,20A --- -/--	1 2-6



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

\*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

\*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

\*L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

\*O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

\*P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

\*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

\*X\* Veröffentlichung von besonderer Bedeutung: die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

\*Y\* Veröffentlichung von besonderer Bedeutung: die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann nahelegend ist

\*g\* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

24. November 2000

Absenddatum des internationalen Recherchenberichts

04/12/2000

Name und Postanschrift der Internationalen Recherchenbehörde  
Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Lamadie, S

# INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 00/02441

## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	<p>SEZER S ET AL: "BUFFER ARCHITECTURES FOR PREDICTABLE QUALITY OF SERVICE AT THE ATM LAYER"</p> <p>IEEE GLOBAL TELECOMMUNICATIONS CONFERENCE, US, NEW YORK, NY: IEEE, 1998, Seiten 1242-1248, XP000825940</p> <p>ISBN: 0-7803-4985-7</p> <p>Seite 1244, Absatz 3.1.2</p> <p>Seite 1245, Absatz 4.2</p> <p>---</p>	1-6
A	<p>ZHOU P ET AL: "DESIGN OF PER-VC QUEUEING ATM SWITCHES"</p> <p>ATLANTA, GA, JUNE 7 - 11, 1998, NEW YORK, NY: IEEE, US,</p> <p>Bd. CONF. 5, 7. Juni 1998 (1998-06-07), Seiten 304-308, XP000898720</p> <p>ISBN: 0-7803-4789-7</p> <p>Seite 305, Spalte 2, Zeile 1 -Seite 306, Spalte 1, Zeile 15</p> <p>-----</p>	1-6

# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die der Patentfamilie gehören

Internationales Aktenzeichen

PCT/92/00/02441

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5941952    A	24-08-1999	KEINE	

This Page Blank (uspto)



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**This Page Blank (uspto)**